

3枚のうち1

受験番号 MC-

1から3の設問全てに解答せよ。解答は解答用紙の指定の箇所にのみ記入せよ。

1 オペアンプに関する以下の問いに答えよ。

[1] 以下の文章の空欄を適切に埋めよ。

オペアンプを用いた反転アンプの回路を図1-1に示す。反転アンプへの入力電圧を $V_i$ 、出力電圧を $V_o$ 、抵抗値を $R_1$ と $R_2$ で表す。反転アンプのゲイン $G = V_o / V_i$ は、理想オペアンプの場合には $G = \boxed{\text{ア}}$ となる。

この関係を以下で求める。オペアンプの入力インピーダンスを $Z_{in}$ 、開ループゲインを $A$ で表す。+端子、-端子、出力端子の電圧を、それぞれ $V_+$ 、 $V_-$ 、 $V_{out}$ で表すと、 $V_{out} = \boxed{\text{イ}}$ の関係がある。 $R_1$ 、 $R_2$ 、 $Z_{in}$ を流れる電流 $I_1$ 、 $I_2$ 、 $I_{in}$ は次式で与えられる。ただし、空欄の記述に $I_1$ 、 $I_2$ 、 $I_{in}$ を用いてはならない。

$$I_1 = \boxed{\text{ウ}}$$

$$I_2 = \boxed{\text{エ}}$$

$$I_{in} = \boxed{\text{オ}}$$

(イ)～(オ)の関係を $I_1 + I_{in} = I_2$ の関係式に代入すると、 $V_+ = 0$ 、 $V_{out} = V_o$ であることを用いて、次式の関係を得る。ただし、空欄の記述には $R_1$ 、 $R_2$ 、 $Z_{in}$ 、 $A$ を用いること。

$$\frac{V_o}{V_i} = \boxed{\text{カ}} \frac{1}{1 + \boxed{\text{キ}}}$$

ここで、 $A \rightarrow \infty$ 、 $Z_{in} \rightarrow \infty$ とすると、反転アンプのゲインが(ア)で与えられることがわかる。このとき、+端子と-端子が同電位になる(イマジナルショート)と考えることができるので、 $V_- = \boxed{\text{ク}}$ となり、これをイマジナルアースと呼ぶ。そのため、+端子と-端子には電流は流れない。したがって、 $I_1 = V_i / \boxed{\text{ケ}}$ と表せることから、反転アンプの回路の入力インピーダンスは $\boxed{\text{コ}}$ となる。

[2] 図1-2に示す理想オペアンプを用いた回路の入力電圧 $V_1$ 、 $V_2$ 、 $V_3$ と出力電圧 $V_o$ の関係を求めよ。導出の過程も示すこと。

[3] 図1-3に示す理想オペアンプを用いた回路の入力電圧 $V_i$ と出力電圧 $V_o$ の関係を求めよ。導出の過程も示すこと。

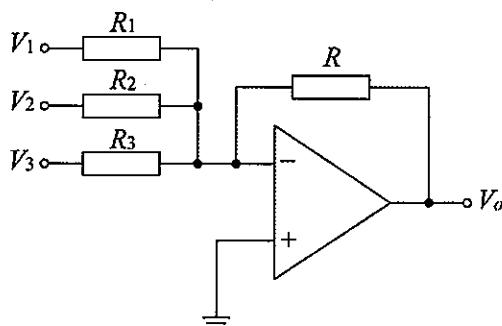


図1-2

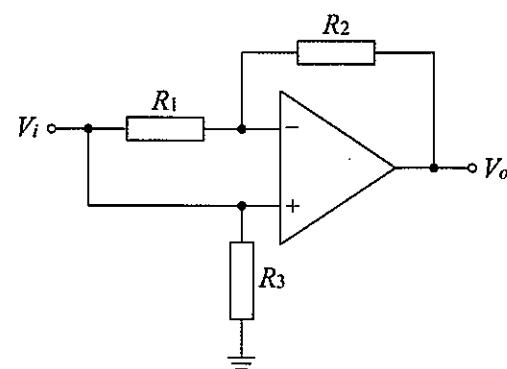


図1-3

## 問題用紙

専門科目

電気電子工学  
専攻

3枚のうち2

受験番号 MC-

2

[1] ドナー密度  $N_d$ , 電子の移動度  $\mu$  の N 型半導体のキャリア密度  $n$  と抵抗率  $\rho$  について考えよう。図 2-1 に N 型半導体のキャリア密度の温度依存性を示す。問題文中の  $q$  は電子の電荷の絶対値,  $T$  は絶対温度である。以下の問い合わせに答えよ。

- (1) 通常、半導体デバイスを動作させる出払い領域よりも高温側の真性領域では、温度の上昇とともにキャリア密度が増大する。真性領域において温度の上昇とともにキャリア密度が増大する理由を述べよ。
- (2) 半導体に大きさ  $E$  の電界を印加すると電流が流れる。電流密度を  $J$ , 半導体の導電率を  $\sigma$  とする時,  $J$  を  $\sigma$  と  $E$  を用いて表せ。
- (3) (2)において電流に寄与するキャリアとして電子のみを考慮し、正孔の寄与を無視するとき、半導体中を移動するキャリアの平均速度の大きさ  $v$  を  $\mu$  と  $E$  を用いて表せ。
- (4)  $N_d$  が大きくなると、 $\mu$  は大きくなるか、小さくなるかを答えよ。
- (5) (2), (3)を参考にして、 $\rho$  を  $q$ ,  $n$ ,  $\mu$  を用いて表せ。
- (6) 真性領域における抵抗率の温度係数は正か負かをキャリア密度、および、移動度に関連する理由とともに答えよ。
- (7) 一般に金属の抵抗率の温度係数は正か負かを理由とともに答えよ。

[2] 図 2-2 に模式的に示す PN 接合ダイオードにおけるバンド図について考える。接合を形成する半導体は出払い領域にある。接合後の PN 接合部には空乏層が形成され、エネルギー障壁  $E_B$  が生じる。フェルミ準位を  $E_F$  とする。半導体の伝導帯の下端と価電子帯の上端を表すエネルギー準位をそれぞれ  $E_C$  と  $E_V$  とする。N 型半導体における  $E_C$  と  $E_F$  の差を  $\Delta E_1$ , P 型半導体における  $E_F$  と  $E_V$  の差を  $\Delta E_2$  とする。

- (1) 同じ元素の半導体が形成する PN 接合の熱平衡状態におけるバンド図を描け。図には P 型、N 型半導体の中性領域、および、空乏層を描いた上で、 $E_C$ ,  $E_V$  を実線で、 $E_F$  を点線で書き込むこと。なお、P 型半導体を左側に、N 型半導体を右側に示すこと。
- (2) 热平衡状態における  $E_B$  を  $E_C$ ,  $E_V$ ,  $\Delta E_1$ ,  $\Delta E_2$  の中から必要な記号を用いて表せ。
- (3) 直接遷移型半導体で PN 接合を形成した LED について考える。赤色 LED(発光波長 650 nm)と青色 LED(発光波長 450 nm)では、発光し始める順バイアス電圧はどちらが大きいかを、発光波長の違いを踏まえ、理由とともに答えよ。二つの LED それぞれにおいて、PN 接合を形成する半導体は同じ元素からなり、 $\Delta E_1$ ,  $\Delta E_2$  の大きさは等しいものとする。

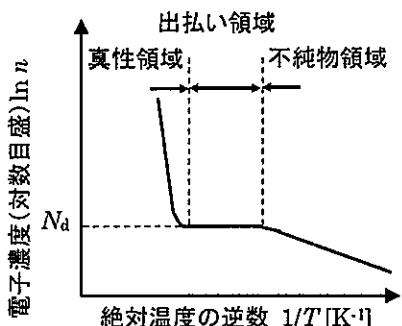


図 2-1

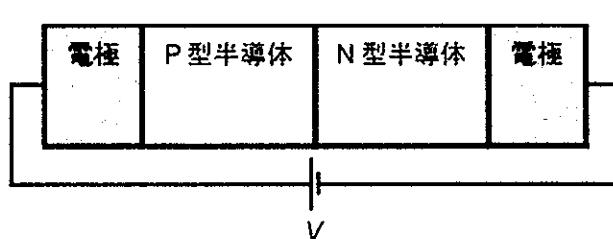


図 2-2

3枚のうち3

受験番号 MC-

3

以下の問い合わせに答えよ。ただし、論理変数  $p, q$  間の論理演算の記号は、AND は  $p \cdot q$  または  $pq$ , OR は  $p+q$ , NOT は  $\bar{p}$ , XOR (排他的論理和) は  $p \oplus q$  とする。また、最も簡単な積和形とは、積項数が最小の積和形の中でリテラル数（変数およびその否定の総数）が最小のものを指す。

答えのみを解答欄の指定した箇所に記入せよ。

- (1)  $(a+b) \oplus (c \cdot d \cdot a)$  について、最も簡単な積和形を求めよ。
- (2) 2ビットの符号なし2進数  $a_1a_0$  と  $b_1b_0$  を乗じて4ビットの符号なし2進数  $c_3c_2c_1c_0$  を出力する乗算器を作りたい。なお、 $a_0, b_0, c_0$  が各々の LSB である。
  - (1) 入力  $a_1, a_0, b_1, b_0$  に対する、出力  $c_3, c_2, c_1, c_0$  のそれぞれの値を真理値表で示せ。
  - (2) 出力  $c_3, c_2, c_1, c_0$  のそれぞれの値を、入力  $a_1, a_0, b_1, b_0$  の最も簡単な積和形の論理関数にて表せ。
- (3) 表3-1に示した状態遷移表に基づいて、 $x$  を入力し  $z$  を出力する順序回路を2つのフリップフロップ(FF), D-FFとJK-FFを用いて設計したい。
  - (1) D-FFの現在の状態を  $Q_1$ , 次の状態を  $Q'_1$ , JK-FFの現在の状態を  $Q_2$ , 次の状態を  $Q'_2$  とし、D-FFのD入力  $D_1$ , JK-FFのJ入力  $J_2$ , K入力  $K_2$ , 出力  $z$  を、入力  $x$  と  $Q_1, Q_2$  を用い、最も簡単な積和形にて求めよ。
  - (2) この状態遷移表で示された状態の中に冗長な状態が含まれているなら、簡略化した状態遷移表を示せ。冗長な状態がないなら、「ない」と記せ。

表3-1

現在の状態		入力 $x=0$		入力 $x=1$	
		次の状態	出力	次の状態	出力
$Q_1$	$Q_2$	$Q'_1$	$Q'_2$	$Q'_1$	$Q'_2$
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1
1	1	0	0	1	0

- (4) 立ち上がりエッジトリガ型JK-FFとT-FFを用いた図3-1に示した回路について、状態遷移表と状態遷移図をかけ、状態名は  $Q_1Q_2$ 、次の状態は  $Q'_1Q'_2$  と記述すること。

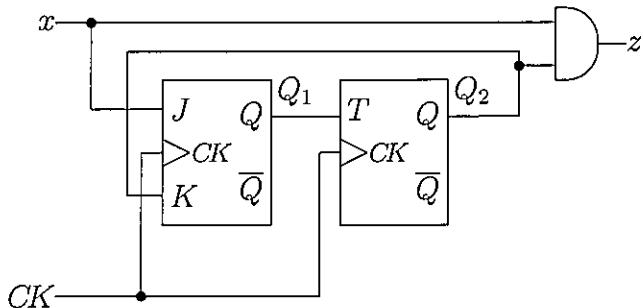


図3-1